

FICHA DE NOVO COMPONENTE CURRICULAR DA PÓS-GRADUAÇÃO *STRICTO SENSU* - UFPE

NOME DO PROGRAMA:	Programa de Pós Graduação em Engenharia Elétrica -PPGEE
CENTRO:	Centro de Tecnologia e Geociências

DADOS DO COMPONENTE			
NOME DO COMPONENTE:	Projeto e Síntese com VLSI		
CARGA HORÁRIA:	60hs	TIPO DE COMPONENTE:	<input checked="" type="checkbox"/> disciplina <input type="checkbox"/> atividade
		COMPONENTE FLEXÍVEL:	<input type="checkbox"/> sim <input checked="" type="checkbox"/> não
EMENTA:	<p>Projetos (Teoria e Prática) com circuitos integrados e FPGA. Linguagens de descrição de Hardware e suas aplicações. Desenvolvimento e aplicações utilizando técnicas de processos em paralelo e de máquinas de estados com a integração de comunicação em rede, interface homem/máquina (HMI), interface de dispositivos sensores e sistemas de conversão A/D e D/A.</p>		
REFERÊNCIAS:	<p>D'AMORE, Roberto. VHDL: descrição e síntese de circuitos digitais. Rio de Janeiro: LTC, 2005. xiii, 259 p. ISBN 8521614527, 2005.</p> <p>NAYLOR, David.; JONES, Simon. VHDL: a logic synthesis approach . London: Chapman & Hall, 1997.. x, 339 p. ISBN 0-412-61650-5, 1997.</p> <p>BOSTOCK, Geoff. FPGAs and programmable LSI: a designer's handbook . Oxford: Butterworth-Heinemann, 1996.. vi, 216 p. ISBN 0750628839, 1996</p> <p>BLAINE READLER, Verilog by Example: A Concise Introduction for FPGA Design, 2011</p>		